

■機能概要

PLL 及び外部入力リセットを使用したプロジェクトにおいて内部リセット信号を生成します。
外部から入力されるリセット信号は、RST_FLTR_TIMER によって設定されるクロック周期でサンプリングされます。
サンプリングされた値が、5 回連続して同じ値となった場合に限り、後段の回路に伝わるよう設計することで、ノイズ耐性を高めています。

■信号一覧

| Name | I/O | Description |
|----------------------|-----|--|
| CLK_PLL | in | 動作クロックです。 PLL のクロック出力を接続して下さい。 |
| PLL_LOCKED_P | in | PLL のロック信号 (Active High) です。 |
| EX_RST_IN_N | in | 外部から入力されるリセット信号 (Active Low) です。 |
| RST_FLTR_TIMER[31:0] | in | 外部入力リセットのサンプリング周期を設定します。 サンプリング周期は入力値+1 クロックとなります。 (設定値 3 のとき、4 クロックに 1 回サンプリング) |
| SYS_RST_OUT_P | out | 本モジュールによって生成したリセット信号 (Active High) です。 |

■機能詳細

動作波形を以下に示します。

